

基于转移 SiGe 薄膜上的高质量 Si/SiGe 异质结*

廖良欣¹⁾²⁾ 张结印^{2)3)†} 刘方泽³⁾ 颜谋回²⁾ 明铭²⁾³⁾符彬啸²⁾ 张新定^{1)‡} 张建军^{2)3)††}

1) (华南师范大学物理学院, 广州 510631)

2) (松山湖材料实验室, 半导体异质材料与器件中心, 东莞 523808)

3) (中国科学院物理研究所, 纳米物理与器件重点实验室, 北京 100190)

(2025 年 2 月 10 日收到; 2025 年 3 月 21 日收到修改稿)

高质量的 Si/SiGe 异质结薄膜材料在集成电路和半导体量子计算等领域都有重要的应用. 本研究首先通过分子束外延 (MBE) 在 SOI 衬底上获得上下 Si 层厚度一致的 Si/SiGe/Si 异质结; 随后利用湿法刻蚀剥离该异质结, 并接着刻蚀上下 Si 层, 得到应力弛豫的 SiGe 薄膜; 最后, 将其转移到 Si(001) 衬底上并再次使用 MBE 在该转移 SiGe 薄膜上外延制备 SiGe/Si/SiGe 异质结. 原子力显微镜表征显示异质结表面均方根粗糙度仅为 0.118 nm, 透射电子显微镜和电子通道衬度成像均未观察到任何位错. 研究显示基于转移 SiGe 薄膜上的 Si/SiGe 异质结完全消除了晶格失配引起的位错缺陷, 为高性能的量子比特器件奠定了重要的材料基础.

关键词: 分子束外延, 应力弛豫, 硅锗, 异质结**PACS:** 81.15.Hi, 81.40.Jj, 81.05.Hd, 73.40.Lq**DOI:** 10.7498/aps.74.20250164**CSTR:** 32037.14.aps.74.20250164

1 引言

提升硅基晶体管器件的能效是集成电路的核心^[1-3], 使用具有更高载流子迁移率且与硅兼容的 SiGe 材料是提升器件能效的重要方法^[4,5]. 目前, 基于硅上应力弛豫的 SiGe 薄膜及该衬底上的应变 Si 技术已经在高性能电子器件^[6,7]、光电子器件^[8,9]、量子信息器件^[10-12] 和神经形态器件^[13] 等领域得到广泛应用.

传统的 SiGe 薄膜材料主要通过 Si(001) 衬底上直接外延生长制备, 该过程涉及失配应力的累

积以及通过产生位错来释放应力. 因此, 直接在 Si 上生长 SiGe 薄膜不可避免会产生大量的穿透位错, 密度通常在 10^7 — 10^{10} cm⁻² 量级^[14]. 为了提高外延 SiGe 薄膜的质量, 研究人员提出两种生长缓冲层的方法. 第一种是外延生长 Si/SiGe 超晶格缓冲层, 这种结构能够有效地改变薄膜中的应力分布, 从而改变位错的传播方向, 且在外延层中 Ge 含量较高的情况下, 表面依然能够保持较好的平整性, 显著减少穿透位错密度^[15,16]. 1992 年, IBM 实验室利用超高真空化学气相沉积 (UHV-CVD) 生长 Si/SiGe 超晶格缓冲层, 成功将穿透位错密度降低至 10^7 cm⁻² 量级^[17]. 另一种方法是在生长 SiGe

* 国家自然科学基金 (批准号: 92165207, 62225407, 12304100, 92464206)、硅基半导体量子计算研究项目 (批准号: 2021ZD0302300) 和松山湖材料实验室 (批准号: XMYs2023002) 资助的课题.

† 通信作者. E-mail: zhangjieyin@sslabs.org.cn

‡ 通信作者. E-mail: xdzhang@scnu.edu.cn

†† 通信作者. E-mail: jjzhang@iphy.ac.cn

缓冲层时逐渐增加 Ge 的含量, 但需要生长微米级厚度的薄膜, 且过厚的缓冲层中的位错堆积还将导致大的表面粗糙度^[18]. 1991 年, 贝尔实验室采用分子束外延 (MBE) 生长 Ge 组分渐变层, 将穿透位错密度降至 10^6 cm^{-2} 量级, 但表面出现了严重的交叉线 (crosshatch) 结构^[19].

尽管缓冲层技术大幅提高了 SiGe 薄膜的质量, 但还存在 10^5 — 10^8 cm^{-2} 的穿透位错密度^[20]. 应变不均匀、穿透位错、交叉线等缺陷会降低薄膜中载流子的迁移率, 影响器件性能^[21]. 为了避免晶格失配带来的缺陷, 2011 年美国威斯康辛大学 Lagally 课题组^[22,23] 提出在绝缘体上硅 (SOI) 衬底上外延、腐蚀剥离和转移至硅衬底以获得应力弛豫 SiGe 纳米薄膜 (SiGe NM) 的方法. 但其制备的 SiGe 纳米薄膜存在尺寸小 ($1 \text{ mm} \times 1 \text{ mm}$)、褶皱多、表面粗糙度大 (0.6 — 0.7 nm) 等问题, 且在腐蚀中使用了氢氧化钾 (KOH) 溶液, 可能会对器件带来钾离子污染. 本研究利用湿法刻蚀 SOI 上的牺牲层和异质结中的上下硅层, 成功实现了更大尺寸、低褶皱、高平整度且无金属离子污染的 Si(001) 衬底上应力弛豫的单晶 SiGe 纳米薄膜. 首先在 SOI 衬底 (001) 上通过 MBE 制备上下 Si 层厚度相同的 Si/SiGe/Si 异质结, SiGe 层的厚度低于产生位错的临界厚度^[24]. 然后选择性刻蚀 SiO_2 将异质结从 SOI 衬底上剥离, 再选择性刻蚀异质结中的上下 Si 层,

使应变的 SiGe 薄膜中的应力弛豫, 最后成功将该纳米薄膜转移至 Si(001) 衬底. 进一步在该应力弛豫的 SiGe 薄膜上外延制备了高质量的 SiGe/Si/SiGe 异质结.

本研究使用拉曼光谱 (Raman) 分析异质结中的应力情况, 利用原子力显微镜 (AFM) 表征薄膜的表面形貌, 利用电子通道衬度成像 (ECCI) 和球差校正透射电子显微镜 (AC-TEM) 分析表征薄膜的表面和界面性能. 研究表明, 制备的 SiGe 薄膜中的应力完全弛豫, Si/SiGe 异质结薄膜的表面粗糙度仅 0.118 nm , 转移薄膜上外延的异质结中没有位错. 研究工作对提升 IV 族异质材料的载流子迁移率, 实现高性能硅基自旋量子比特具有重要意义.

2 实验方法

首先是 SiGe 纳米薄膜的制备, 分为 5 个步骤. 如图 1(a) 所示, 第 1 步, 利用 MBE 在 SOI 衬底上生长 Si/SiGe/Si 异质结结构, 其中 SOI 衬底上顶层 Si 厚度为 220 nm , Si 和 Ge 的生长速率分别为 0.41 Å/s 和 0.12 Å/s . SOI 样品进 MBE 腔体之前使用稀释的氢氟酸 (HF) 溶液去除表面自然氧化层并形成氢键钝化的表面, 进腔体后升温至 700 °C 进行脱氢, 然后降温至 400 °C , 在此温度下依次外延沉积 60 nm Si , $80 \text{ nm Si}_{0.78}\text{Ge}_{0.22}$ 和 280 nm Si .

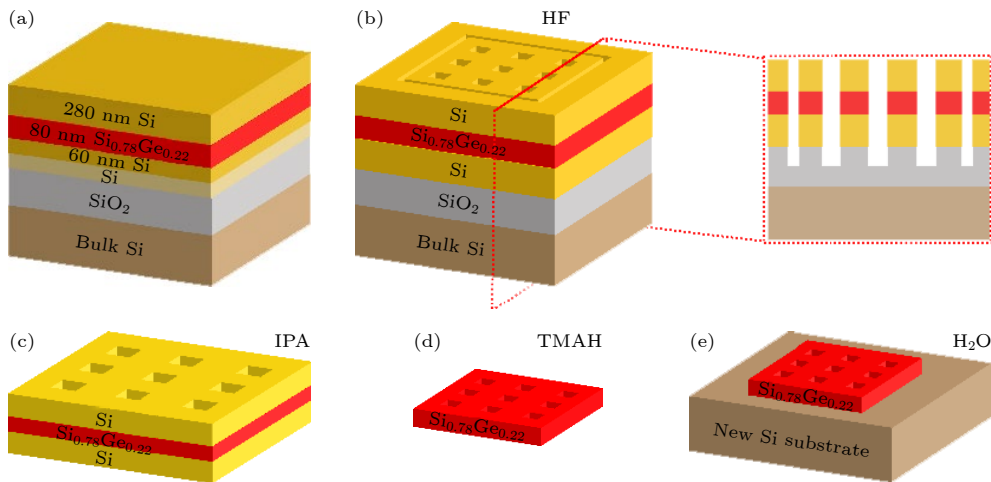


图 1 SiGe 纳米薄膜的制备流程 (a) SOI 衬底上外延生长 60 nm Si , $80 \text{ nm Si}_{0.78}\text{Ge}_{0.22}$ 和 280 nm Si ; (b) 利用微纳加工技术制备周期孔洞阵列; (c) 在 IPA 溶液中将 Si/SiGe/Si 异质结和衬底进行分离; (d) 在 TMAH 溶液中选择性刻蚀掉上下 Si 层后的 SiGe 薄膜; (e) 在去离子水中将 SiGe 纳米薄膜转移到 Si(001) 衬底上

Fig. 1. Fabrication processes of SiGe nanomembrane: (a) MBE epitaxial growth of 60 nm Si , $80 \text{ nm Si}_{0.78}\text{Ge}_{0.22}$, and 280 nm Si on an SOI substrate; (b) fabrication of a periodic hole array on such heterostructure; (c) separation of the Si/SiGe/Si heterostructure from the Si substrate in IPA solution; (d) selective etching of the Si layers over SiGe in TMAH solution; (e) transfer of the SiGe nanomembrane onto a Si (001) substrate in deionized water.

SiGe 层上下的 Si 层厚度需保持一致, 均为 280 nm, 以避免在后续刻蚀 Si 层过程中 SiGe 薄膜的卷曲^[25]. 第 2 步, 如图 1(b) 所示, 利用激光直写和感应耦合等离子体 (ICP) 刻蚀出间隔为 200 μm 的周期孔洞阵列至 SiO_2 层, 进而通过浓度为 49% 的 HF 溶液选择性腐蚀掉 SiO_2 层. 第 3 步, 将衬底和黏附 Si/SiGe/Si 异质结结构的样品转移到异丙醇 (IPA) 溶液中进行分离, 制备出如图 1(c) 所示尺寸为 2 mm $\times$ 2 mm 的异质结薄膜. 第 4 步, 通过 10% 四甲基氢氧化铵 (TMAH) 溶液选择性刻蚀异质结薄膜的上下 Si 层, 获得如图 1(d) 所示的 SiGe 纳米薄膜. 第 5 步, 经过在去离子水中多次清洗后, 在水中将薄膜转移到 Si(001) 衬底 (图 1(e)).

在此应力弛豫的 Si(001) SiGe 纳米薄膜上, 我们二次外延生长了 Si/SiGe 异质结二维电子气. 在样品进入 MBE 腔体之前, 如前所述, 样品使用稀释的 HF 溶液去除表面自然氧化层并形成氢键. 传入 MBE 腔体后, 在 3×10^{-11} mbar ($1 \text{ bar} = 10^5 \text{ Pa}$) 的高背景真空下, 先后在 500 $^\circ\text{C}$ 和 700 $^\circ\text{C}$ 保持 15 min 进行除气和脱氢. 随后将温度降至 400 $^\circ\text{C}$ 以 Si 0.41 $\text{\AA}/\text{s}$, Ge 0.12 $\text{\AA}/\text{s}$ 的生长速率沉积 100 nm $\text{Si}_{0.78}\text{Ge}_{0.22}$ 缓冲层, 然后升温至 550 $^\circ\text{C}$ 后依次外延 200 nm $\text{Si}_{0.78}\text{Ge}_{0.22}$ 缓冲层, 12 nm 应变 Si 层, 35 nm $\text{Si}_{0.78}\text{Ge}_{0.22}$ 间隔层和 2 nm Si 盖层.

我们对转移 SiGe 薄膜上的二维电子气异质结进行了详细的表征. 利用快速显微共聚集拉曼成像系统 (Horiba/LabRam HR Evolution) 在 1800 nm 光栅、532 nm 激光下, 对比分析了转移前和转移后的 SiGe 纳米薄膜, Si/SiGe 异质结的应变状态. 使用原子力显微镜 (Bruker/Dimension Icon) 在轻敲模式下表征了样品的表面形貌. 使用基于场发射扫描电子显微镜 (ZEISS/Gemini 300) 的电子通道衬度成像技术, 在 15 kV 的加速电压下, 对样品表面的穿透位错进行了表征. 利用球差校正透射电镜 (JEOL/JEM-ARM300 F2) 对样品的界面进行了表征.

3 实验结果及分析

3.1 SiGe 纳米薄膜、Si/SiGe 异质结的应力弛豫表征

为了研究 SiGe 纳米薄膜中的应变状态, 如图 2(a) 所示, 使用拉曼测量了 Si(001) 衬底上 SiGe

薄膜释放前后的 Si—Si 峰的频移. 插图是 2 mm $\times$ 2 mm SiGe 纳米薄膜转移到 Si(001) 衬底后的光学显微图. 实验基于上下 Si 层相同厚度的对称性设计, 在刻蚀过程中同步去除上下 Si 层, 促使应力对称地释放, 有效抑制薄膜卷曲, 最终实现优异的面内均匀性. 在释放和转移 SiGe 纳米薄膜后, Si—Si 峰发生红移, 说明平面内晶格常数增大, 发生了弹性弛豫现象. 对于 (001) 平面上的双轴应变, SiGe 纳米薄膜中 Si—Si 峰的频率偏移 $\Delta\omega_{\text{Si—Si}}$ 和 SiGe 层中双轴平面应变 $\varepsilon_{\text{SiGe}}$ 呈线性关系: $\Delta\omega_{\text{Si—Si}} = b_{\text{Si—Si}}\varepsilon_{\text{SiGe}}$ ^[26], 其中 $b_{\text{Si—Si}}$ 是基于 SiGe 弹性常数和声子形变势能的常数, 已经有实验算得 $b_{\text{Si—Si}} = (-730 \pm 70) \text{ cm}^{-1}$ ^[27], 该误差范围主要由塑性弛豫 SiGe 衬底的应变不均匀性及表面起伏引起. 根据文献^[27] 可计算出, 完全应变状态下 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 的双轴平面应变约为 0.83%, 其在完全弛豫状态下的偏移范围为 5.476—6.640 cm^{-1} . 对于本实验使用的拉曼光谱仪, 分辨率为 0.35 cm^{-1} , 实验误差在 0.5 cm^{-1} 附近. 实验测得释放前后, SiGe 纳米薄膜中 Si—Si 峰的偏移量为 $(6.402 \pm 0.5) \text{ cm}^{-1}$, 测量数值在理论计算的偏移范围之内. 同时我们也通过 X 射线衍射 (XRD) 测量确认了薄膜中的 Ge 约为 22%, 说明转移 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 薄膜中的应力完全释放. 如图 2(b) 所示, 实验测量显示在转移的 SiGe 纳米薄膜上二次外延的 Si/SiGe 异质结薄膜中 Si—Si 峰的位置没有发生改变, 说明经历二次外延的升降温和同质、异质外延后, 应力弛豫的 SiGe 纳米薄膜薄依然保持弛豫的状态. 从图 2(b) 还可观察到应变 Si 峰的存在, 实验测得 Si/Si_{0.78}Ge_{0.22} 异质结量子阱中应变 Si 峰与衬底 Si 峰的差值为 $(6.609 \pm 0.5) \text{ cm}^{-1}$. 对于 (001) 平面上的双轴应变, 如上述, 根据公式 $\Delta\omega_{\text{Si}} = b_{\text{Si}}\varepsilon_{\text{Si}}$ ^[28], 其中, $\Delta\omega_{\text{Si}}$ 是无应变 Si 层和应变 Si 层的频移差值, b_{Si} 是对应的应变偏移系数, ε_{Si} 是 Si/Si_{1-x}Ge_x 异质结中 Si 量子阱 (Si QW) 平面内的应变. 22% Ge 含量的 Si/Si_{0.78}Ge_{0.22} 异质结中 Si 量子阱平面内的应变 $\varepsilon_{\text{Si}} = 0.84\%$, 根据先前实验计算的 $b_{\text{Si}} = (-784 \pm 4) \text{ cm}^{-1}$ ^[29], 实验理论值和拉曼测试结果吻合良好. 在 Si 衬底区域 (非 SiGe 纳米膜覆盖区域) 生长的 Si/SiGe 异质结, 失配应力由产生位错的形式来释放, 由于 SiGe 缓冲层中的应力没有得到完全弛豫, 拉曼测得 SiGe 中 Si—Si 峰和应变 Si 峰的频率位置更靠近衬底 Si 峰, 符合预期.

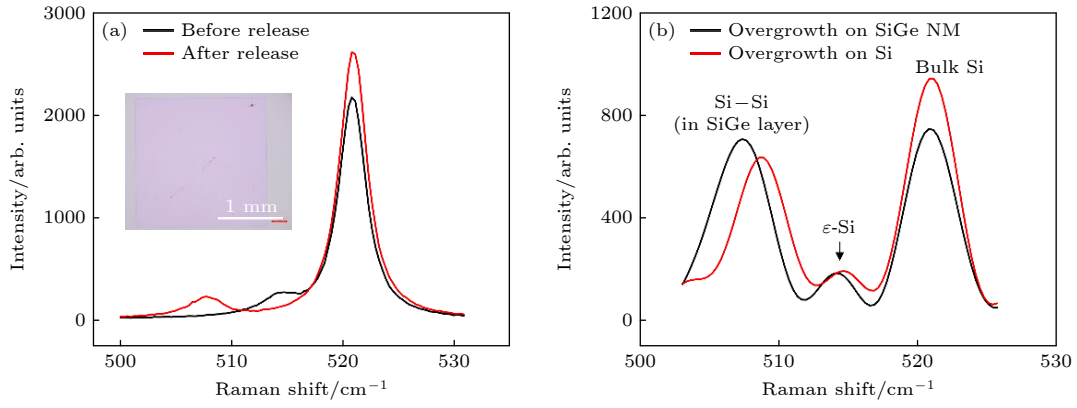


图 2 (a) $\text{Si}_{0.78}\text{Ge}_{0.22}$ 纳米薄膜在释放前(黑线)和释放后(红线)的拉曼光谱, 其中插图是 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 纳米膜转移到 Si 衬底后的光学显微镜图; (b) 在 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 纳米薄膜区域(黑线)和 Si 衬底区域(红线)生长 Si/SiGe 异质结后的拉曼光谱

Fig. 2. (a) Raman spectra of $\text{Si}_{0.78}\text{Ge}_{0.22}$ nanomembrane before release (black line) and after release (red line), where the inset shows an optical microscope image of the $\text{Si}_{0.78}\text{Ge}_{0.22}$ nanomembrane transferred to a Si substrate; (b) Raman spectra after growing Si/SiGe heterostructure in the $\text{Si}_{0.78}\text{Ge}_{0.22}$ nanomembrane region (black line) and Si substrate region (red line).

3.2 SiGe 纳米薄膜、Si/SiGe 异质结的结构表征

图 3(a) 展示了 SOI 衬底上外延 Si/SiGe/Si 结构后的表面 AFM 图, 扫描尺寸 $5\ \mu\text{m} \times 5\ \mu\text{m}$. 样品表面平整度达到原子级别, 均方根粗糙度 (RMS roughness) 约为 0.089 nm, 无交叉线现象, 表明外

延的 SiGe 层厚度低于产生三维岛的临界厚度, 且没有产生任何失配位错. 图 3(b) 显示了应力弛豫的 SiGe 纳米薄膜转移到 Si 衬底后的 $5\ \mu\text{m} \times 5\ \mu\text{m}$ AFM 图. 样品表面均方根粗糙度为 0.323 nm, 数值相对转移前结构表面粗糙度略有升高, 原因在于 TMAH 水溶液腐蚀 Si 和 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 的选择比接近 30:1^[30,31], 低选择比使得 SiGe 表层略微被刻

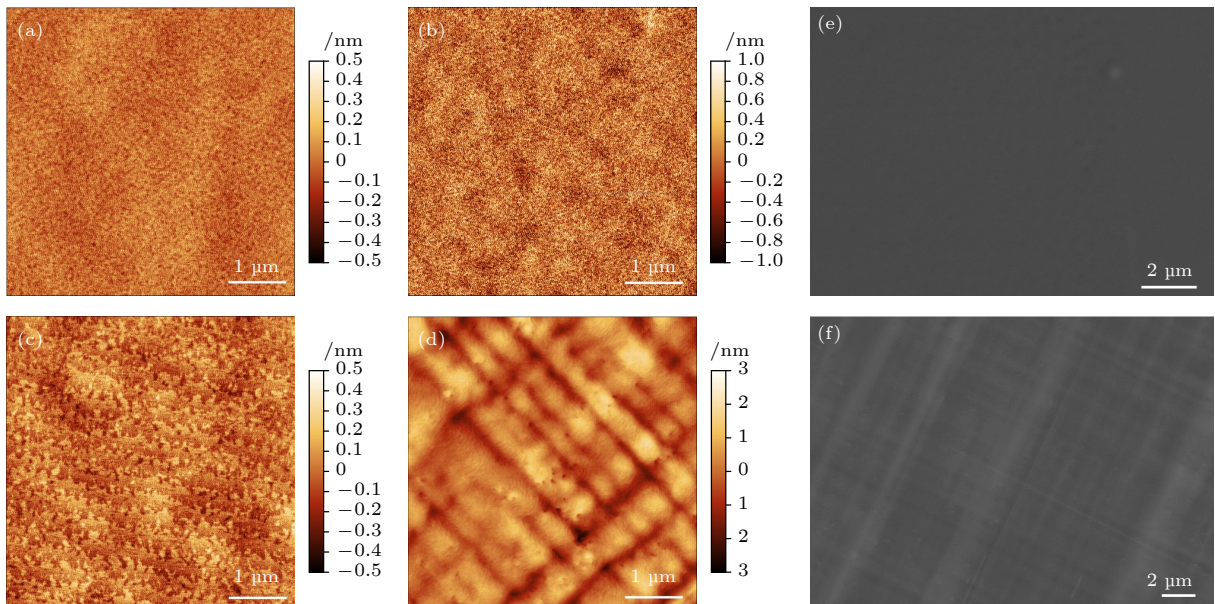


图 3 (a) SOI 衬底上生长 Si/SiGe/Si 异质结后的表面 AFM 图; (b) $\text{Si}_{0.78}\text{Ge}_{0.22}$ 纳米薄膜转移到 Si 衬底后的表面 AFM; (c) 转移 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 纳米薄膜区域上生长 Si/SiGe 异质结后的表面 AFM 图; (d) 在 Si 衬底区域直接生长 Si/SiGe 异质结后的表面 AFM 图; (e) 在 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 纳米薄膜区域生长 Si/SiGe 异质结后的表面 ECCI 图; (f) 在 Si 衬底区域直接生长 Si/SiGe 异质结后的表面 ECCI 图

Fig. 3. (a) AFM image of the surface after growing Si/SiGe/Si structure on an SOI substrate; (b) AFM image of the surface after transferring $\text{Si}_{0.78}\text{Ge}_{0.22}$ nanomembrane to a Si substrate; (c) AFM image of the surface after growing Si/SiGe heterostructure on the transferred $\text{Si}_{0.78}\text{Ge}_{0.22}$ nanomembrane region; (d) AFM image of the surface after directly growing Si/SiGe heterostructure on the Si region; (e) electron channel contrast imaging (ECCI) of the surface after growing Si/SiGe heterostructure on the $\text{Si}_{0.78}\text{Ge}_{0.22}$ nanomembrane region; (f) ECCI of the surface after directly growing Si/SiGe heterostructure on the Si substrate region.

蚀. 但是 TMAH 刻蚀均匀性较高, SiGe 纳米薄膜表面仍保持原子级别的起伏. 图 3(c) 显示了在转移的 SiGe 纳米膜上二次外延 Si/SiGe 异质结后的 AFM 图像. 样品表面平整度高, 原子尺度上可清晰观察到原子台阶. $5\ \mu\text{m} \times 5\ \mu\text{m}$ 区域表面均方根粗糙度仅为 $0.118\ \text{nm}$, 表明生长的 Si/SiGe 异质结具有很高的晶体质量和均匀性. 低表面起伏能有效降低载流子输运过程中的界面粗糙度散射, 提升载流子迁移率, 从而提高器件性能. 图 3(d) 对比了同一片衬底, 非纳米薄膜区域直接外延生长的 Si/SiGe 异质结样品表面, $5\ \mu\text{m} \times 5\ \mu\text{m}$ 区域表面均方根粗糙度为 $0.661\ \text{nm}$, 远高于 SiGe 纳米薄膜区域. 生长的 $300\ \text{nm}\ \text{Si}_{0.78}\text{Ge}_{0.22}$ 超出了临界厚度, 发生了塑形应变弛豫. 从图 3(d) 观察到明显的交叉线现象和大量的坑洞, 即穿透位错在表面的露头. 计算其中坑的数量, 可得穿透位错密度大致为 $1.56 \times 10^8\ \text{cm}^{-2}$. 非纳米薄膜区域直接外延生长的 Si/SiGe 异质结存在高表面起伏和位错, 给载流子输运带来额外的散射因素, 会极大地影响器件的电

学性能. 图 3(e), (f) 对比了转移 SiGe 纳米薄膜区域和 Si 衬底区域生长 Si/SiGe 异质结后的 ECCI 图像. 转移 SiGe 纳米薄膜区域未观察到任何穿透位错, 且呈现出均匀的衬度对比. 从图 3(f) 可以看到交叉线结构, 这是因为 Si 衬底上直接生长 SiGe 薄膜, 内部产生大量失配位错并滑移, 因此造成薄膜应变分布不均匀. 其中穿透位错密度约为 $9.3 \times 10^7\ \text{cm}^{-2}$. 穿透位错的存在造成了 SiGe 薄膜层和应变硅量子阱层的应力弛豫, 解释了拉曼数据中的峰位偏移现象. 特别说明的是, 图 3(e) 中右上角的脏点是为了聚焦特地选取的区域.

进一步, 我们详细研究了异质结的界面, 在 STEM-HAADF 模式下, 如图 4(a) 所示, 底部区域可以清晰地观察到转移 SiGe 纳米薄膜与 Si 衬底, 以及转移 SiGe 薄膜与外延薄膜的界面. 转移的 SiGe 纳米薄膜没有观察到硅层的残留, 表明 SiGe 薄膜的应力可以在刻蚀溶液中自由弛豫, 佐证了拉曼数据的表征结果. 此外, 转移的 SiGe 纳米薄膜中没有观察到任何的位错, MBE 二次外延异质结中也

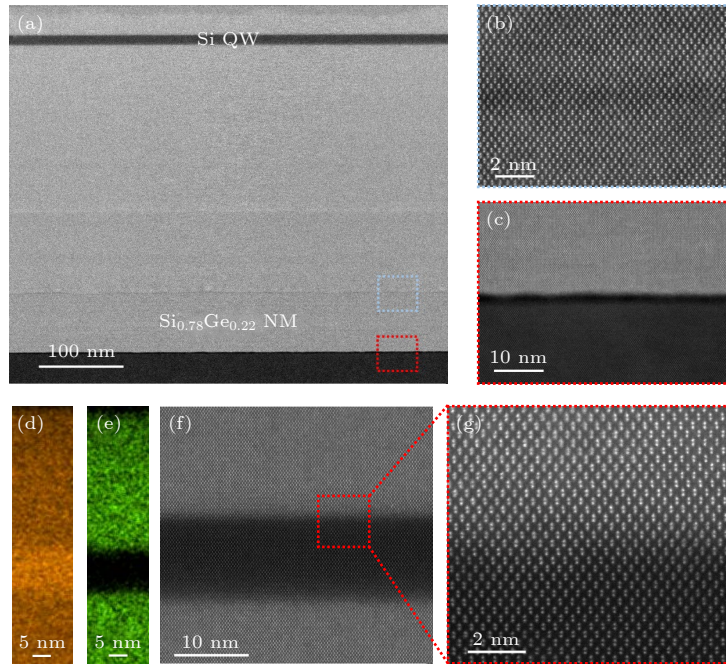


图 4 (a) Si(001) 衬底上转移 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 纳米薄膜上生长 Si/SiGe 异质结后的截面 STEM-HAADF 原子图像; (b) 转移 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 纳米薄膜与外延 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 薄膜的截面 STEM-HAADF 原子图像; (c) Si 衬底与 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 纳米薄膜界面的高倍 STEM-HAADF 原子图像; (d) Si 量子阱附近的 Si 元素 EDS 谱; (e) Si 量子阱附近的 Ge 元素 EDS 谱; (f) Si 量子阱附近的高倍 STEM-HAADF 原子图像; (g) Si 量子阱与 $\text{Si}_{0.78}\text{Ge}_{0.22}$ 界面处的 STEM-HAADF 原子图像

Fig. 4. (a) STEM-HAADF image after growing Si/SiGe heterostructure on transferred $\text{Si}_{0.78}\text{Ge}_{0.22}$ nanomembrane on Si (001); (b) STEM-HAADF image showing the interface between the transferred and epitaxial $\text{Si}_{0.78}\text{Ge}_{0.22}$; (c) high-magnified STEM-HAADF image showing the interface between the Si substrate and transferred $\text{Si}_{0.78}\text{Ge}_{0.22}$ nanomembrane; (d) EDS spectrum of Si element near the Si quantum well; (e) EDS spectrum of Ge element near the Si quantum well; (f) high-magnified STEM-HAADF image near the Si quantum well; (g) STEM-HAADF atomic image showing the interface between the Si quantum well and the $\text{Si}_{0.78}\text{Ge}_{0.22}$ spacer layer.

没有观测到位错. 图 4(b) 是 SiGe 纳米薄膜和外延薄膜界面的原子分辨高倍率放大图, 显示完美的晶格匹配. 图 4(c) 是 Si 衬底和转移 SiGe 纳米薄膜界面的高倍率放大图. 界面处可以观察到 Si 衬底表面自然氧化的约 2 nm SiO₂ 层, 但该氧化层的存在并没有影响后续的异质结外延. 图 4(d), (e) 分别为 Si 量子阱附近的 Si 元素和 Ge 元素的能量色散 X 射线谱. 图中明暗程度代表了对应元素分布的情况, 可以清晰地看到 Si 量子阱和 SiGe 层之间的清晰界面. 图 4(f) 是转移 SiGe 衬底上 Si/SiGe 界面 STEM-HAADF 图像, 图 4(g) 是界面处的原子分辨高倍率放大图, 图中未观察到任何缺陷. 系列表征都确认了在转移 SiGe 纳米薄膜上生长的 Si/SiGe 异质结是无缺陷的单晶.

4 结论和展望

本工作通过在 SOI 衬底上外延 Si/SiGe/Si 异质结, 利用湿法刻蚀 SO₂ 和上下 Si 层来剥离异质结和释放 SiGe 层中的应力, 制备出了 2 mm × 2 mm 的无位错缺陷、高平整度、应力弛豫的单晶 SiGe 纳米薄膜, 然后将此薄膜转移至 Si(001) 衬底上并进行 Si/SiGe 异质结的二次外延, 成功实现了表面粗糙度仅为 0.118 nm、没有位错缺陷的大面积 Si/SiGe 二维异质结. 研究工作为实现高迁移率二维电子气和高性能量子比特奠定了重要的材料基础.

参考文献

- [1] Theis T N, Wong H S P 2017 *Comput. Sci. Eng.* **19** 41
- [2] Shalf J 2020 *Philos. Trans. R. Soc. Math. Phys. Eng. Sci.* **378** 20190061
- [3] Thompson S E, Parthasarathy S 2006 *Mater. Today* **9** 20
- [4] Arienzo M, Iyer S S, Meyerson B S, Patton G L, Stork J M C 1991 *Appl. Surf. Sci.* **48** 377
- [5] Azevedo A M D, Lopes T J, Cardoso D D, Monterio S N, Silveira P C R, Figueiredo A B H D S 2024 *Obs. Econ. Latinoam.* **22** e8370
- [6] Cressler J D 1998 *IEEE Trans. Microw. Theory Tech.* **46** 572
- [7] Harame D L, Koester S J, Freeman G, Cottrel P, Rim K, Dehlinger G, Ahlgren D, Dunn J S, Greenberg D, Joseph A, Anderson F, Rieh J S, Onge S A S T, Coolbaugh D, Ramachandran V, Cressler J D, Subbanna S 2004 *Appl. Surf. Sci.* **224** 9
- [8] Soref R A 1993 *Proc. IEEE* **81** 1687
- [9] Wang K L, Cha D, Liu J, Chen C 2007 *Proc. IEEE* **95** 1866
- [10] Zhang J Y, Gao F, Zhang J J 2021 *Acta Phys. Sin.* **70** 217802 (in Chinese) [张结印, 高飞, 张建军 2021 物理学报 **70** 217802]
- [11] Tai C T, Li J Y 2024 *Mater. Quantum Technol.* **4** 012001
- [12] Connors E J, Nelson J, Edge L F, Nichol J M 2022 *Nat. Commun.* **13** 940
- [13] Bian H, Goh Y Y, Liu Y, Ling H, Xie L, Liu X 2021 *Adv. Mater.* **33** 2006469
- [14] Fitzgerald E A, Xie Y H, Green M L, Brasen D, Kortan A R, Michel J, Mii Y J, Weir B E 1991 *Appl. Phys. Lett.* **59** 811
- [15] Hartmann J M, Gallas B, Zhang J, Harris J J, Joyce B A 1999 *J. Appl. Phys.* **86** 845
- [16] Rahman M M, Matada H, Tambo T, Tatsuyama C 2001 *Appl. Surf. Sci.* **175** 6
- [17] Nelson S F, Ismail K, Nocera J J, Fang F F, Mendez E E, Chu J O, Meyerson B S 1992 *Appl. Phys. Lett.* **61** 64
- [18] Geng X, Zhang J Y, Lu W L, Ming M, Liu F Z, Fu B X, Chu Y X, Yan M H, Wang B C, Zhang X D, Guo G P, Zhang J J 2024 *Acta Phys. Sin.* **73** 117302 (in Chinese) [耿鑫, 张结印, 卢文龙, 明铭, 刘方泽, 符彬啸, 褚逸昕, 颜谋回, 王保传, 张新定, 郭国平, 张建军 2024 物理学报 **73** 117302]
- [19] Xie Y H, Fitzgerald E A, Mii Y J, Monroe D, Thiel F A, Weir B E, Feldman L C 1991 *MRS Proc.* **220** 413
- [20] Ismail K 1996 *J. Vac. Sci. Technol. B Microelectron. Nanometer Struct. Process. Meas. Phenom.* **14** 2776
- [21] Monroe D, Xie Y H, Fitzgerald E A, Silverman P J, Watson G P 1993 *J. Vac. Sci. Technol. B Microelectron. Nanometer Struct. Process. Meas. Phenom.* **11** 1731
- [22] Paskiewicz D M, Tanto B, Savage D E, Lagally M G 2011 *ACS Nano* **5** 5814
- [23] Li Y S, Sookchoo P, Cui X, Mohr R, Savage D E, Foote R H, Jacobson R, Sánchez-Pérez J R, Paskiewicz D M, Wu X, Ward D R, Coppersmith S N, Eriksson M A, Lagally M G 2015 *ACS Nano* **9** 4891
- [24] Schäffler F 1997 *Semicond. Sci. Technol.* **12** 1515
- [25] Schmidt O G, Eberl K 2001 *Nature* **410** 168
- [26] Wolf I D 1996 *Semicond. Sci. Technol.* **11** 139
- [27] Pezzoli F, Bonera E, Grilli E, Guzzi M, Sanguinetti S, Chrastina D, Isella G, Von Känel H, Wintersberger E, Stangl J, Bauer G 2008 *J. Appl. Phys.* **103** 093521
- [28] Nakashima S, Mitani T, Ninomiya M, Matsumoto K 2006 *J. Appl. Phys.* **99** 053512
- [29] Wong L H, Wong C C, Liu J P, Sohn D K, Chan L, Hsia L C, Zang H, Ni Z H, Shen Z X 2005 *Jpn. J. Appl. Phys.* **44** 7922
- [30] Loup V, Gabette L, Roure M C, Kachtouli R, Jourdan M, Besson P, Petitdidier S 2013 *ECS Trans.* **58** 47
- [31] Shikida M, Sato K, Tokoro K, Uchikawa D 2000 *Sens. Actuators Phys.* **80** 179

High-quality Si/SiGe heterojunctions on transferred SiGe nanomembranes*

LIAO Liangxin¹⁾²⁾ ZHANG Jieyin^{2)3)†} LIU Fangze³⁾ YAN Mouhui²⁾
MING Ming²⁾³⁾ FU Binxiao²⁾ ZHANG Xinding^{1)‡} ZHANG Jianjun^{2)3)††}

1) (*School of Physics, South China Normal University, Guangzhou 510631, China*)

2) (*Center for Semiconductor Heterogeneous Materials and Devices, Songshan Lake Materials Laboratory, Dongguan 523808, China*)

3) (*Key Laboratory of Nanophysics and Devices, Institute of Physics, Chinese Academy of Sciences, Beijing 100190, China*)

(Received 10 February 2025; revised manuscript received 21 March 2025)

Abstract

Strained silicon technology employing strain-relaxed SiGe virtual substrates has become pivotal factor in advancing group IV semiconductor electronics, photonic devices, silicon-based quantum computing architectures, and neuromorphic devices. Although existing approaches using Si/SiGe superlattice buffers and compositionally graded SiGe layers can produce high-quality SiGe virtual substrates, defects including threading dislocations and crosshatch patterns still limit further performance enhancement. This study demonstrates a method of fabricating fully elastically relaxed SiGe nanomembranes that effectively suppresses the formation of both threading dislocations and crosshatch patterns. The fabrication process comprises three key steps: 1) epitaxially growing Si/SiGe/Si heterostructures on silicon-on-insulator substrates via molecular beam epitaxy (MBE), 2) fabricating periodic pore arrays by using photolithography and reactive ion etching, and 3) selectively wet etching and subsequently transferring nanomembranes to Si(001) substrates. Subsequently, a Si/SiGe heterostructure is grown on the SiGe nanomembranes via MBE. The full elastic relaxation state of the SiGe nanomembranes and the fully strained state of the Si quantum well in the epitaxial Si/SiGe heterostructures are verified using Raman spectroscopy. Surface root-mean-square roughness value is 0.323 nm for the SiGe nanomembrane transferred to the silicon substrate and 0.118 nm for the epitaxial Si/SiGe heterostructure, which are demonstrated through atomic force microscopy measurements. Through electron channel contrast imaging, it is demonstrated that the Si/SiGe heterostructures grown on SiGe nanomembranes have uniform surface contrast and no detectable threading dislocations. Comparatively, the silicon substrate region exhibits high-density threading dislocations accompanied by stacking faults. Cross-sectional transmission electron microscope analysis shows atomically sharp and defect-free interfaces. This research lays a critical foundation for developing high-mobility two-dimensional electron gas systems and high-performance quantum bits.

Keywords: molecular beam epitaxy, stress relaxation, SiGe, heterojunction

PACS: 81.15.Hi, 81.40.Jj, 81.05.Hd, 73.40.Lq

DOI: 10.7498/aps.74.20250164

CSTR: 32037.14.aps.74.20250164

* Project supported by the National Natural Science Foundation of China (Grant Nos. 92165207, 62225407, 12304100, 92464206), the Innovation Program for Quantum Science and Technology, China (Grant No. 2021ZD0302300), and the Songshan Lake Materials Laboratory China (Grant No. XMYs2023002).

† Corresponding author. E-mail: zhangjieyin@sslslab.org.cn

‡ Corresponding author. E-mail: xdzhang@scnu.edu.cn

†† Corresponding author. E-mail: jjzhang@iphy.ac.cn

基于转移SiGe薄膜上的高质量Si/SiGe异质结

廖良欣 张结印 刘方泽 颜谋回 明铭 符彬啸 张新定 张建军

High-quality Si/SiGe heterojunctions on transferred SiGe nanomembranes

LIAO Liangxin ZHANG Jieyin LIU Fangze YAN Mouhui MING Ming FU Binxiao ZHANG Xinding
ZHANG Jianjun

引用信息 Citation: *Acta Physica Sinica*, 74, 128101 (2025) DOI: 10.7498/aps.74.20250164

CSTR: 32037.14.aps.74.20250164

在线阅读 View online: <https://doi.org/10.7498/aps.74.20250164>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

您可能感兴趣的其他文章

Articles you may be interested in

冷却速率对La基非晶合金 β 弛豫行为和应力弛豫的影响

Effects of cooling rate on β relaxation process and stress relaxation of La-based amorphous alloys

物理学报. 2024, 73(3): 036101 <https://doi.org/10.7498/aps.73.20231417>

非掺杂型Si/SiGe异质结外延与表征

Epitaxy and characterization of undoped Si/SiGe heterojunctions

物理学报. 2024, 73(11): 117302 <https://doi.org/10.7498/aps.73.20240310>

利用脉冲激光沉积外延制备CsSnBr₃/Si异质结高性能光电探测器

High-performance CsSnBr₃/Si PN heterojunction photodetectors prepared by pulsed laser deposition epitaxy

物理学报. 2024, 73(5): 058503 <https://doi.org/10.7498/aps.73.20231645>

二维磁性过渡金属卤化物的分子束外延制备及物性调控

Two-dimensional magnetic transition metal halides: molecular beam epitaxy growth and physical property modulation

物理学报. 2022, 71(12): 127505 <https://doi.org/10.7498/aps.71.20220727>

基于Ga₂N/(BA)₂PbI₄异质结的自供电双模式紫外探测器

Self-powered dual-mode UV detector based on Ga₂N/(BA)₂PbI₄ heterojunction

物理学报. 2024, 73(6): 067301 <https://doi.org/10.7498/aps.73.20231698>

多孔Ga₂N/CuZnS异质结窄带近紫外光电探测器

Narrowband near-ultraviolet photodetector fabricated from porous Ga₂N/CuZnS heterojunction

物理学报. 2022, 71(21): 218501 <https://doi.org/10.7498/aps.71.20220990>